PATENT ABSTRACTS OF JAPAN

(11) Publication number: 04343504 A

(43) Date of publication of application: 30.11.92

(51) Int. CI

H03D 7/00 H03D 7/14 H04B 1/26

(21) Application number: 03115156

(71) Applicant:

NEC IC MICROCOMPUT SYST LTD

(22) Date of filing: 21.05.91

(72) Inventor:

AZETSUJI MOTOFUMI

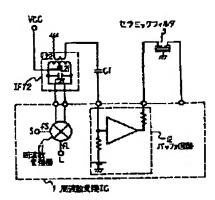
(54) FREQUENCY CONVERSION CIRCUIT

(57) Abstract:

PURPOSE: To attain gain adjustment without sacrificing impedance matching with a filter by driving an oscillator filter through a buffer circuit for inputting the output of an intermediate frequency transformer.

CONSTITUTION: The intermediate transformer(IFT) 2 is controlled by a frequency converter 11 in a frequency conversion IC 1. A ceramic filter 3 to be the oscillator filter is driven through a buffer circuit 12 in the IC 1 which inputs the output of the IFT 2. Since the filter 3 is driven through the circuit 12 without directly driving the filter 3 by the IFT 2, a frequency conversion circuit capable of executing gain adjustment without sacrificing impedance matching with the filter 3 and independently of the characteristics of the filter 3 and reducing the deterioration of frequency characteristics can be obtained.

COPYRIGHT: (C)1992,JPO&Japio



(19)日本国特許庁 (JP) (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平4-343504

技術表示箇所

(43)公開日 平成4年(1992)11月30日

(51) Int,Cl,* 識別記号 庁内整理番号 FΙ H03D 7/00 Z 8836-5J 7/14 A 8836-5J

H O 4 B 1/26 B 7189-5K

審査請求 未請求 請求項の数2(全 6 頁)

(71)出願人 000232036 特願平3-115156 (21)出願番号 日本電気アイシーマイコンシステム株式会 平成3年(1991)5月21日 (22)出願日

神奈川県川崎市中原区小杉町1丁目403番

53

(72)発明者 畔辻 基史

神奈川県川崎市中原区小杉町一丁目403番 53日本電気アイシーマイコンシステム株式

会社内

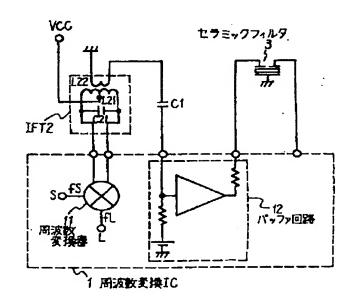
(74)代理人 弁理士 内原 晋

(54) 【発明の名称】 周波数変換回路

(57)【要約】

【構成】 IFT2の出力を入力しセラミックフィルタ3 を駆動するバッファ回路12を備える。

【効果】セラミックフィルタとのインピーダンス整合を 犠牲にしないで利得を調整できるので、周波数特性の劣 化を防止することができる。さらに、セラミックフィル 夕の特性と無関係に利得を調整できる。



1

【特許請求の範囲】

【請求項1】 それぞれ高周波信号の周波数である第一の周波数と第二の周波数との差又は和である中間周波数に変換する周波数変換器とこの周波数変換器の出力側の負荷として接続され前記中間周波数に同調した中間周波変成器と前記中間周波数に対する帯域通過フィルタである振動回路素子を用いた振動回路素子フィルタとを備えた周波数変換回路において、前記中間周波変成器の出力を入力し前記振動回路素子フィルタを駆動するバッファ回路を備えることを特徴とする周波数変換回路。

【請求項2】 前記パッファ回路はエミッタホロワ型の入力回路と、一方の入力がこの入力回路で駆動されカレントミラー回路を負荷とし他方の入力に出力信号が帰還される差動増幅器と、この差動増幅器の出力を出力するエミッタホロワ型の出力回路と、前記振動回路素子フィルタの入力インピーダンス整合用の抵抗とを備えることを特徴とする請求項1記載の周波数変換回路。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は周波数変換回路に関し、 特に受信機のチューナに用いられる周波数変換回路に関 する。

[0002]

【従来の技術】従来のこの種の周波数変換回路は、図3 に示すように、周波数変換「C4と、中間周波変成器 (IFT) 2と、セラミックフィルタ3とを含んで構成 されていた。周波数変換IC4は、入力信号Sの周波数 f Sと局部発振周波数 f Lとの差あるいは和の周波数で ある中間周波数に変換する周波数変換器11を備えてい る。IFT2は、一次側のコイルL21と、二次側のコ イルL22と、コンデンサC21とからなり、周波数変 換器11の負荷として共振周波数が中間周波数に同調し たコイルL21とコンデンサC21とからなる同調回路 を有している。セラミックフィルタ3は、振動回路素子 の一つであるセラミック圧電素子を用いた周知の圧電フ ィルタであり、中間周波数に対する急峻なバンドパス特 性を有している。この種のものとしては、他に水晶フィ ルタやエレクトロメカニカル振動素子を用いたメカニカ ルフィルタや弾性表面波素子をいた弾性表面波フィルタ がある。

【0003】図4は、周波数変換IC4の周波数変換器11の一例を示した回路図である。図4において、周波数変換器11は、トランジスタQ11~Q16と電流源 [11]、I12と抵抗R11とからなる2つの差動回路を用いた周知のギルバート掛算回路により構成されている。

【0004】次に、従来の周波数変換回路の動作について説明する。

【0005】入力信号Sと局部発振信号しとは掛算回路である周波数変換器11により掛算され、周波数fSと 50

局部発振周波数 f しとの差である中間周波数 f I に変換される。周波数変換器 1 1 の出力信号である中間周波数 f I は、差動回路のトランジスタQ 1 1, Q 1 3 およびQ 1 4, Q 1 2 のコレクタにそれぞれ端子が接続されたIFT2の一次側のコイルし2 1 に出力される。コイルし2 1 とコンデンサC 2 1 とは中間周波数 f I に対する同調回路を構成している。一次側のコイルし2 1 と2次側のコイルし2 2 とは誘導結合されている。

2

【0006】図5は、IFT2の等価回路を示す図である。IFT2は、実際の回路素子であるコンデンサC21とコイルL21、L22とのほかに、等価抵抗RIFがコイルL21と並列に接続された回路となっている。コイルL21の巻数をn1、コイルL22の巻数をn2とすると、IFT2の2次側から見たインピーダンスZ1は次式で表される。

[0007]

$$Z1 = \left(\frac{n!}{n!}\right)^{2} \cdot RIF \qquad \cdots \qquad (1)$$

20 【0008】等価抵抗RIFは、通常数十KΩ程度である。また、周波数変換器11の出力インピーダンスは、トランジスタのコレクタの出力インピーダンスであるので通常数MΩ程度であり、したがって、IFT2の一次側のコイルし21の共振時のインピーダンスは、等価抵抗RIFでほぼ決定される。

【0009】図6はセラミックフィルタ3の等価回路を示す図である。周知のように、セラミックフィルタ3の周波数特性は、入力側および出力側のインピーダンスの変化にクリチカルである。したがって、それぞれ適切に設定した入力抵抗RINおよび出力負荷抵抗ROUTが必要である。そのため、IFT2の出力インピーダンス、すなわち、2次側から見たインピーダンスZ1が、入力抵抗RINと同値となるように整合をとる必要がある。このため、IFT2のコイルL21の巻数n1とコイルL22の巻数n2との比、すなわち、巻数比n2/n1を調整することになる。

【0010】一方、周波数変換回路11の利得Gは、周波数変換器11の相互コンダクタンスをgm、セラミックフィルタ3の入力インピーダンスをRFとすると次式で表される。

[0011]

$$G = \frac{2}{\pi} \cdot \operatorname{gm} \cdot \left\{ \operatorname{RIF} / \left(\frac{\operatorname{n1}}{\operatorname{n2}} \right)^{2} \operatorname{RF} \right\} \cdot \frac{\operatorname{n2}}{\operatorname{n1}} \quad \cdots \quad (2)$$

【0012】また、周波数変換器11の相互コンダクタ ンスgmは次式で表される。

[0013]

$$gm \sim \frac{1}{R11}$$
 ···· (3)

50

40

3

【0014】(1), (2)式に示されるように、周波数変換回路11の利得Gは、IFT2の等価抵抗RIF、セラミックフィルタ3の入力インピーダンスRF、巻数比n2/n1および周波数変換器11の相互コンダクタンスgmにより設定できるが、等価抵抗RIF、巻数比n2/n1はIFT2の、また入力インピーダンスRFはセラミックフィルタ3の、それぞれ、素子構造で限定される値であるので、IFT2やセラミックフィルタ3の種類により利得Gが変化する。したがって、通常、周波数変換回路11の利得Gは、gmすなわち抵抗 10 R11により調整を行なっていた。

【0015】周波数変換回路11を『C化する場合はgmを設定する抵抗R11も固定されてしまう。このとき、一般的には、利得Gを最優先に設定していたため、『FT2の出力インピーダンスZ1が、必ずしもセラミックフィルタの入力抵抗R 『Nと同値となるように整合がとれるとは限らない。インピーダンス整合がとれない場合は、たとえば、図T (B) に示すような理想特性に対し、図T (A) に示すような希望信号 f Dよりも Δ f 雕れた不希望信号 f U の方が大きくなる周波数特性のf 20 化が発生するというものであった。

【0016】このような、周波数特性の劣化を防止するために、IFT2の出力側とセラミックフィルタ3の入力側との間に、IFT2の出力インピーダンスZ1より十分高い抵抗である直列抵抗と、セラミックフィルタ3の入力インピーダンスRFとこの直列抵抗との並列接続抵抗値と等しい並列抵抗とからなるインピーダンス整合回路を挿入するということが行なわれていた。通常、直列抵抗の値は約5 Ω 程度であり、セラミックフィルタ3の入力インピーダンスRFを330 Ω とすると、並列抵30抗の値は350 Ω となる。しかし、このインピーダンス整合回路により、信号レベルは約23dB減衰してしまうので次段以降の利得を大きくする必要があるというものであった。

[0017]

【発明が解決しようとする課題】上述した従来の周波数変換回路は、利得を最優先に設定していたため、IFTの出カインピーダンスが、必ずしもセラミックフィルタの入力抵抗と同値となるように整合がとれるとは限らないので、セラミックフィルタの帯域通過特性が劣化するという欠点があった。また、セラミックフィルタの帯域通過特性が劣化を避けるために直列抵抗および並列抵抗網からなる整合回路を挿入すると利得が減少するという欠点があった。

[0018]

【課題を解決するための手段】本発明の周波数変換回路は、それぞれ高周波信号の周波数である第一の周波数と第二の周波数との差又は和である中間周波数に変換する周波数変換器とこの周波数変換器の出力側の負荷として

接続され前記中間周波数に同調した中間周波変成器と前記中間周波数に対する帯域通過フィルタである振動回路素子を用いた振動回路素子フィルタとを備えた周波数変換回路において、前記中間周波変成器の出力を入力し前記振動回路素子フィルタを駆動するパッファ回路を備えて構成されている。

[0019]

【実施例】次に、本発明の実施例について図面を参照し ・て説明する。

【0020】図1は本発明の周波数変換回路の一実施例 を示すプロック図である。

【0021】本実施例の周波数変換回路は、図1に示すように、周波数変換IC1と、コイルL21, L22とコンデンサC21を有する中間周波変成器 (IFT) 2と、セラミックフィルタ3とを含んで構成されている。周波数変換1C1は、従来の例と同様の周波数変換器I1と、バッファ回路12ととを備えている。その他の構成要素は、前述の従来の技術の例で説明したものと共通部分であり、説明が重複するのでここでは省略する。

【0022】図2は、周波数変換【C1の周波数変換器 11およびパッファ回路12の一例を示した回路図であ る。図2において、周波数変換器11は従来例と同一の ものであり、トランジスタQ11~Q16と電流源I1 1. 112と抵抗R11とからなる2つの差動回路を用 いた周知のギルバート掛算回路により構成されている。 パッファ回路12は、コンデンサ1を介してIFT2の 出力を入力し、抵抗R26を介してセラミックフィルタ を駆動するもので、トランジスタQ21と抵抗R21, R22と電源V21と電流源I21とからなる入力回路 121と、トランジスタQ22, Q23と電流顔 12 2. 123とからなる差動増幅器122と、トランジス タQ24、Q25と抵抗R23、R24とからなり差動 増幅器の負荷となるカレントミラー回路123と、トラ ンジスタQ26と抵抗R25、R26と電流源I24と からなる出力回路124とから構成されている。

【0023】次に、本実施例の動作について説明する。

【0024】まず、周波数変換IC1の周波数変換器1 1とIFT2の動作は、IFT2の二次側のコイルL2 2の負荷がバッフア回路12の入力回路121の抵抗R 21となるほかは、前述の従来例と共通であり、説明が 重複するのでここでは省略する。

【0025】次に、IFT2のコイルL21、L22の巻数比n2/n1、IFT2の一次側の等価抵抗をRIF、セラミックフィルタ3の入力インピーダンスをRF、パッフア回路12の出力回路124の出力抵抗を抵抗R26、周波数変換器11の相互コンダクタンスgmとすると、周波数変換回路全体の利得Gtは次式で表される。

[0026]

5

$$Gt = \frac{2}{\pi} \cdot g \cdot n \cdot \left\{ R \mid F / \left(\frac{n1}{n2} \right)^2 R \cdot 21 \right\} \cdot \frac{n2}{n1} \cdot \frac{RF}{R26 + RF} \cdot \cdots \cdot (4)$$

【0027】前述のように、セラミックフィルタ3とインピーダンス整合をとるためには、次式の条件を満足す*

* る必要がある。

[0028]

 $R \ 2 \ 6 = R \ F \cdots (5)$

したがって、インピーダンス整合をとった場合、周波数変換回路全体の利得GTは次式で表される。

[0029]

$$GT = \frac{1}{\pi} \cdot gm \cdot \left\{ RIF / \left(\frac{n1}{n2} \right)^2 R2I \right\} \cdot \frac{n2}{n1} \cdot \cdots (5)$$

【0030】(5)式から明らかなように、本実施例の周波数変換回路は、セラミックフィルタ3とインピーダンス整合をとった場合もIFT2の一次側および二次側のコイルL21、L22の巻数と抵抗21の抵抗値とで自由に利得を設定できる。したがって、周波数変換器11の相互コンダクタンスgmが固定されていてもセラミックフィルタ3とのインピーダンス整合を犠牲にしないで利得を調整できることになるので、周波数特性の劣化を防止することができる。

【0031】また、インピーダンス整合をとるための直 列抵抗および並列抵抗網からなる整合回路も不要である ので、これによる利得低下もない。

[0032]

【発明の効果】以上説明したように、本発明の周波数変換回路は、中間周波変成器の出力を入力し振動回路素子フィルタを駆動するバッファ回路を備えることにより、振動回路素子フィルタとのインピーダンス整合を犠牲にしないで利得を調整できるので、周波数特性の劣化を防止することができるという効果がある。さらに、振動回路素子フィルタの特性と無関係に利得を調整できるという効果がある。

【図面の簡単な説明】

【図1】本発明の周波数変換回路の一実施例を示すプロ

ック図である。

【図2】本実施例の周波数変換回路における周波数変換 I Cの周波数変換器およびバッファ回路の一例を示す回路図である。

【図3】従来の周波数変換回路の一例を示すプロック図である。

【図4】従来の周波数変換回路における周波数変換IC の周波数変換器の一例を示す回路図である。

【図5】IFTの等価回路を示す回路図である。

【図6】セラミックフィルタの等価回路を示す回路図である。

【図7】セラミックフィルタの理想的および劣化した周波数特性をそれぞれ示す図である。

20 【符号の説明】

1,4 周波数変換IC

2 IFT

3 セラミックフィルタ

11 周波数変換器

12 パッファ回路

121 入力回路

122 差動回路

123 カレントミラー回路

124 出力回路

30 C1, C21 コンデンサ

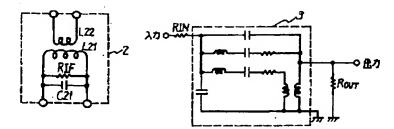
I 1 1 1 1 1 2 , I 2 1 ~ I 2 3 電流源

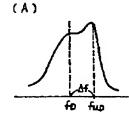
L21, L22 コイル

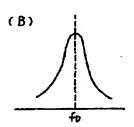
Q11~Q16, Q21~Q26 トランジスタ

R11, R21~R26 抵抗

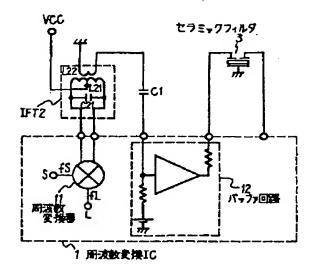
[図5] [図6] [図7]



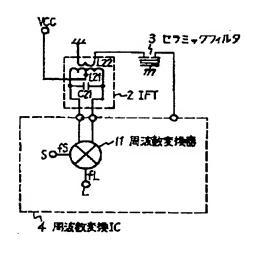




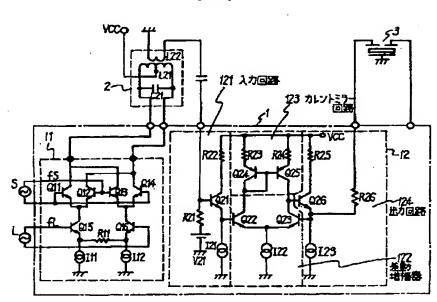




[図3]



[図2]



[図4]

